

DIALOG(R)File 347:JAPIO
(c) 2001 JPO & JAPIO. All rts. reserv.
03354729 **Image available**
LIQUID CRYSTAL DISPLAY DEVICE
PUB. NO.: 03-017629 [JP 3017629 A]
PUBLISHED: January 25, 1991 (19910125)
INVENTOR(s): SHODA KATSUHIKO

KUNITO HIROBUMI
SASUGA MASUMI
KAWAGUCHI HITOSHI
KAWAMURA HIDEO
ISONO TSUTOMU

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)

HITACHI DEVICE ENG CO LTD [486661] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 01-150406 [JP 89150406]

FILED: June 15, 1989 (19890615)

INTL CLASS: [5] G02F-001/1345; G09F-009/00

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9
(COMMUNICATION -- Other)

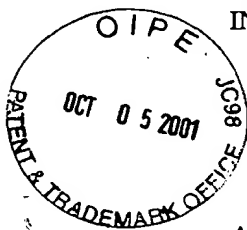
JAPIO KEYWORD:R011 (LIQUID CRYSTALS); R119 (CHEMISTRY -- Heat Resistant
Resins); R124 (CHEMISTRY -- Epoxy Resins)

JOURNAL: Section: P, Section No. 1188, Vol. 15, No. 140, Pg. 5, April
09, 1991 (19910409)

RECEIVED

OCT 10 2001

Technology Center 2600



ABSTRACT

PURPOSE: To improve the workability to connect TABs to wiring boards and to mount chip parts thereon by providing reinforcing plates on the wiring boards.

CONSTITUTION: A video signal (horizontal) driving circuit is divided to upper and lower two groups which are mounted on FPC (flexible printed circuit) substrates 10a, 10c. A vertical scanning circuit is also mounted on the FPC substrate 10b. Horizontal signal lines DL are connected alternately to the upper and lower FPC substrates 10a, 10c in order to allow for a sufficiently large pitch of the connecting terminals. The reinforcing plates 25 are provided in the junctions of the TABs 9 of FPCs 10a to 10c and the parts to be mounted with the chip parts 8 to reinforce the FPCs from the rear and, therefore, the connection of the TABs 9 and the mounting of the chip parts 8 are stably and easily executed and the workability is improved.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2001 EPO. All rts. reserv.

9685685

Basic Patent (No,Kind,Date): JP 3017629 A2 910125 <No. of Patents: 002>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: HITACHI LTD; HITACHI DEVICE ENG

Author (Inventor): SHODA KATSUHIKO; KUNITO HIROBUMI; SASUGA
MASUMI; KAWAGUCHI HITOSHI; KAWAMURA HIDEO; ISONO TSUTOMU

IPC: *G02F-001/1345; G09F-009/00

JAPIO Reference No: 150140P000005

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 3017629	A2	910125	JP 89150406	A	890615 (BASIC)
JP 2798422	B2	980917	JP 89150406	A	890615

Priority Data (No,Kind,Date):

JP 89150406 A 890615

⑬ Int. Cl.⁶

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)1月25日

G 02 F 1/1345
G 09 F 9/00

3 4 8 A

7610-2H
6422-5C

審査請求 未請求 請求項の数 2 (全14頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-150406

⑰ 出 願 平1(1989)6月15日

⑱ 発 明 者 鎗 田 克 彦 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑲ 発 明 者 国 藤 博 文 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑳ 発 明 者 流 石 真 澄 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 出 願 人 日立デバイスエンジニアリング株式会社 千葉県茂原市早野3681番地

㉓ 代 理 人 弁理士 中村 純之助

最終頁に続く

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. 液晶表示パネルと、上記液晶表示パネルと電気的に接続され、上記液晶表示パネルを駆動させる駆動ICを実装する複数のTABと、上記複数のTABと電気的に接続され、上記複数のTABを搭載する配線基板とを具備し、上記配線基板が弾性部材から成り、上記配線基板における上記複数のTABの接続部に複数の第1の補強板が配置されていることを特徴とする液晶表示装置。

2. 上記配線基板にはさらにチップ部品が搭載され、上記配線基板の上記チップ部品の搭載部に第2の補強板が配置されていることを特徴とする請求項1記載の液晶表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は液晶表示装置、特にシールドケースに

開口された窓に液晶表示パネル(LCD)が設けられ、該液晶表示パネルの駆動配線部等を上記シールドケースに内蔵するフラットタイプの液晶表示装置に係り、とりわけ、薄型、かつ、高耐熱性、高信頼性が要求される液晶表示装置に適用して有効な技術に関する。

(従来の技術)

例えば、薄膜トランジスタ(TFT)と画素電極とを画素の一構成要素とする従来のアクティブマトリクス方式のカラー液晶表示装置は、マトリクス状に複数の画素が配置された液晶表示パネルを有している。液晶表示パネルの各画素は、隣接する2本の走査信号線(ゲート信号線または水平信号線とも称す)と隣接する2本の映像信号線(ドレイン信号線または垂直信号線とも称す)との交差領域内に配置されている。走査信号線は、列方向(水平方向)に延在し、かつ、行方向(垂直方向)に複数本配置されている。一方、映像信号線は、走査信号線と交差する行方向に延在し、かつ、列方向に複数本配置されている。

液晶表示パネルは、第1の透明ガラス基板上に薄膜トランジスタおよび透明画素電極、薄膜トランジスタの保護膜、配向膜が順次設けられた第1の基板と、第2の透明ガラス基板上にカラーフィルタ、カラーフィルタの保護膜、共通透明画素電極、配向膜が順次設けられた第2の基板と、両基板の各配向膜の間に封入された液晶と、パネルの周辺部に設けられた該液晶の封止部材（シール材）とによって構成されている。透明画素電極と薄膜トランジスタとは、画素ごとに設けられている。また、薄膜トランジスタのソース電極、ドレイン電極のうち一方の電極は、透明画素電極に接続され、もう一方の電極は、映像信号線に接続され、かつ、ゲート電極は、走査信号線に接続されている。

従来の液晶表示装置は、例えば、主として上下2枚の薄いシールドケースと、薄膜トランジスタアレイを有し、シールドケースに設けられた窓に取り付けられる液晶表示パネルと、液晶表示パネルを駆動させる半導体集積回路チップ（以下駆動

ICという）を実装したTAB（テープオートメーテッドボンディング、ポリイミドなどのフレキシブル・プリント配線基板の一種）と、TABとチップ部品を搭載したプリント配線基板（PCB：プリンテッドサーキットボード（Printed Circuit Board））とから構成される。液晶表示パネルの外周部に設けられた走査信号線および映像信号線の入力端子と、TABの出力側アウトリード（出力端子）とが異方性導電膜（面に対して垂直方向には電流が流れるが、水平方向には流れない性質を持った膜）によって電気的に接続されている。また、TABの入力側アウトリード（入力端子）と、液晶表示装置の外部の信号送出手段に接続されるPCBの端子とが半田付けにより電気的機械的に接続されている。さらに、駆動ICの電極（ボンディングパッド）とTABのインナリードとが接続されている。

液晶表示パネル、駆動ICを実装したTAB、PCB等の各部品は、シールドケース内に内蔵され、2枚のシールドケースは組み合わされ、半田

付けによって固定されている。また、各シールドケースには液晶表示パネル用の窓が設けられ、この窓に液晶表示パネルがはめ込まれ、液晶表示画面が該窓から見えるようになっている。

なお、TFTを使用した液晶表示装置は、例えば、1984年9月10日発行の「日経エレクトロニクス」21頁等に記載されている。

〔発明が解決しようとする課題〕

従来技術においては、ガラス部材から成る液晶表示パネルと該パネルの駆動配線部であるPCBとの膨張率の差に起因するストレスの発生について配慮されておらず、TABにストレスのしわよせが来て、強度が一番弱いTABの入力側アウトリード（第1図（E）の符号14）が切断してしまう問題がある。

本発明の目的は、TABの入力側アウトリードの断線を防止できる液晶表示装置を提供することにある。

〔課題を解決するための手段〕

上記の課題を解決するために、本発明の液晶表

示装置は、液晶表示パネルと、上記液晶表示パネルと電気的に接続され、上記液晶表示パネルを駆動させる駆動ICを実装する複数のTABと、上記複数のTABと電気的に接続され、上記複数のTABを搭載する配線基板とを具備し、上記配線基板が弾性部材から成り、上記配線基板における上記複数のTABの接続部に複数の第1の補強板が配置されていることを特徴とする。

上記配線基板にはさらにチップ部品が搭載され、上記配線基板の上記チップ部品の搭載部に第2の補強板が配置されていることを特徴とする。

すなわち、本発明では、TABとチップ部品を搭載する配線基板を弾性部材で構成することにより、ストレスを吸収できるようにした。しかし、弾性部材から成る配線基板だけでは強度が不足するので、配線基板にTABを接続したり、チップ部品を搭載するとき配線基板が柔軟で安定せず、接続・搭載が難しい。そこで、TAB接続部・チップ部品搭載部に補強板を設け、補強板同志にギャップを設けた。

【作用】

本発明の液晶表示装置では、液晶表示パネルの駆動配線部を弾性部材から成る配線基板で構成するので、液晶表示パネルと駆動配線部の膨張率の差により生じる長軸方向のストレスが、柔軟な配線基板がたわむことによって吸収され、TABの入力側アウタリードが切断されるのを防止できる。また、配線基板のTAB接続部とチップ部品搭載部に補強板を設けたので、TABの接続やチップ部品の搭載を安定して容易に行うことができ、作業性がよい。

本発明の他の目的および特徴は図面を参照した以下の説明から明らかとなるであろう。

【実施例】

第2図は、本発明を適用すべきアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の一画素の要部平面図、第3図は、第2図のII-II切断線で切った断面図、第4図は、第2図に示す画素を複数配置した液晶表示部の要部平面図、第5図は、第4図に示す画素電極とカラーフィル

ス基板SUB2上にブラックマトリクスBM、カラーフィルタFIL、カラーフィルタFILの保護膜PSV2、共通透明画素電極ITO2、上部配向膜ORI2が順次設けられた第2の基板と、両基板SUB1、SUB2の各配向膜ORI1、ORI2の間に封入された液晶LCと、両基板の周囲に設けられ、両基板間に液晶LCを封入するためのシール材SLとによって構成されている。下部透明ガラス基板SUB1の厚さは、例えば1.1mm程度である。

第3図の中央部は一画素部分の断面を示しているが、左側は透明ガラス基板SUB1およびSUB2の左側縁部分で外部引出配線の存在する部分の断面を示している。右側は、透明ガラス基板SUB1およびSUB2の右側縁部分で外部引出配線の存在しない部分の断面を示している。

液晶表示パネルの製造方法では、上記第1の基板と、上記第2の基板とを別々に形成し、両基板の互いの配向膜ORI1、ORI2が向き合うように、両基板間にスペーサ材（図示されていない）

を介在させることにより所定の間隔を置いて重ね合わせ、両基板間に液晶LCを封入し、両基板の周囲に設けられるシール材SLによって封止することによって組み立てられる。下部透明ガラス基板SUB1側には、バックライトBLが配置されている。

＜画素配置＞

第2図に示すように、各画素は、隣接する2本の走査信号線（ゲート信号線または水平信号線）GLと、隣接する2本の映像信号線（ドレイン信号線または垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。走査信号線GLは、第2図および第4図に示すように、列方向（水平方向）に延在し、かつ行方向（垂直方向）に複数本配置されている。映像信号線DLは、行方向に延在し、かつ列方向に複数本配置されている。

＜パネル断面全体構造＞

第3図に示すように、液晶表示パネルは、液晶層LCを基準に下部透明ガラス基板SUB1上に導膜トランジスタTFT1および透明画素電極ITO1、保護膜トランジスタTFTの保護膜PSV1、液晶分子の向きを設定する下部配向膜ORI1が順次設けられた第1の基板と、上部透明ガラ

スを介在させることにより所定の間隔を置いて重ね合わせ、両基板間に液晶LCを封入し、両基板の周囲に設けられるシール材SLによって封止することによって組み立てられる。下部透明ガラス基板SUB1側には、バックライトBLが配置されている。

第3図の左側、右側のそれぞれに示すシール材SLは、液晶LCを封止するように構成されており、液晶封入口（図示していない）を除く透明ガラス基板SUB1およびSUB2の縁周囲全体に沿って設けられ、例えば、エポキシ樹脂で構成される。

上部透明ガラス基板SUB2側の共通透明電極ITO2は、少なくとも一箇所において、銀ペースト材SILによって、下部透明ガラス基板SUB1側に設けられた外部引出配線に接続されている。この外部引出配線は、透明画素電極層ITO1で形成される。

配向膜ORI1およびORI2、透明画素電極ITO1、共通透明電極ITO2は、シール材S

Lの内側に設けられる。偏光板POLは、下部透明ガラス基板SUB1、上部透明ガラス基板SUB2のそれぞれの外側の表面に設けられている。

透明画素電極ITO1と薄膜トランジスタTFTとは、画素ごとに設けられている。

〈薄膜トランジスタTFT〉

各画素の薄膜トランジスタTFTは、画素内において3つ（複数）に分割され、薄膜トランジスタ（分割薄膜トランジスタ）TFT1、TFT2およびTFT3で構成されている。薄膜トランジスタTFT1～TFT3のそれぞれは、実質的に同一寸法（チャンネル長と幅が同じ）で構成されている。この分割された薄膜トランジスタTFT1～TFT3のそれぞれは、主にゲート電極GT、ゲート絶縁膜GI、i型（真性、intrinsic、導電型決定不純物がドーピングされていない）非品質シリコン（Si）半導体からなるi型半導体層AS、一方のソース電極SD1およびドレイン電極SD2で構成されている。なお、ソース・ドレインは本来その間のバイアス極性によって決まり、液晶

表示装置の回路ではその極性は動作中反転するので、ソース・ドレインは動作中入れ替わると理解されたい。しかし、以下の説明でも、便宜上一方をソース、他方をドレインと固定して表現する。薄膜トランジスタTFTのソース電極SD1は、透明画素電極ITO1に接続され、ドレイン電極SD2は、映像信号線DLに接続され、かつ、ゲート電極GTは、走査信号線GLに接続されている。

〈遮光膜BM〉

上部透明ガラス基板SUB2側からの薄膜トランジスタTFT1～3に対する遮光のために、基板SUB2の走査信号線GL、映像信号線DL、薄膜トランジスタTFTに対応する部分にクロム層等からなるブラックマトリクスBMが設けられている。これにより各画素の輪郭が遮光膜BMによってはっきりとしコントラストが向上する。つまり遮光膜BMは、半導体層ASに対する遮光とブラックマトリクスとの2つの機能をもつ。

なお、バックライトをSUB2側に取り付け、

SUB1を観察側（外部露出側）とすることもできる。

〈共通電極ITO2〉

共通透明電極ITO2は、下部透明ガラス基板SUB1側に画素ごとに設けられた透明画素電極ITO1に対向して配置され、複数の画素電極ITOに対して共通となるように構成されている。この共通透明電極ITO2には、共通電圧が印加されるようになっている。

〈カラーフィルタFIL〉

カラーフィルタFILは、アクリル樹脂等の樹脂材料で形成される染色基材に染料を着色して構成されている。カラーフィルタFILは、第5図に示すように、画素に対向する位置に各画素毎にドット状に形成され、染め分けられている（第5図は、第4図の第3導電膜層d3とカラーフィルタFILのみを描いたもので、赤R、緑G、青Bの各フィルターはそれぞれ、45°、135°、クロスのハッチを施してある）。

〈画素配列〉

前記液晶表示部の各画素は、第4図および第5図に示すように、走査信号線GLが延在する方向と同一列方向に複数配置され、画素列X1、X2、X3、X4、…のそれぞれを構成している。各画素列X1、X2、X3、X4、…のそれぞれの画素は、薄膜トランジスタTFT1～TFT3および透明画素電極E1～E3の配置位置を同一に構成している。つまり、奇数画素列X1、X3、…のそれぞれの画素は、薄膜トランジスタTFT1～TFT3の配置位置を左側、透明画素電極E1～E3の配置位置を右側に構成している。奇数画素列X1、X3、…のそれぞれの行方向の隣りの偶数画素列X2、X4、…のそれぞれの画素は、奇数画素列X1、X3、…のそれぞれの画素を前記映像信号線DLの延在方向を基準にして略対称でひっくり返した画素で構成されている。すなわち、画素列X2、X4、…のそれぞれの画素は、薄膜トランジスタTFT1～TFT3の配置位置を右側、透明画素電極E1～E3の配置位置を左側に構成している。そして、画素列X2、X4、

一のそれぞれの画素は、画素列 $X1$ 、 $X3$ 、…のそれぞれの画素に対し、列方向に半画素間隔移動させて（ずらして）配置されている。つまり、画素列 X の各画素間隔を 1.0 （ 1.0 ピッチ）とすると、次段の画素列 X は、各画素間隔を 1.0 とし、前段の画素列 X に対して列方向に 0.5 画素間隔（ 0.5 ピッチ）ずれている。各画素間を行方向に延在する映像信号線 DL は、各画素列 X 間において、半画素間隔分（ 0.5 ピッチ分）列方向に延在するように構成されている。

その結果、第5図に示すように、前段の画素列 X の所定色フィルタが形成された画素（例えば、画素列 $X3$ の赤色フィルタ R が形成された画素）と次段の画素列 X の同一色フィルタが形成された画素（例えば、画素列 $X4$ の赤色フィルタ R が形成された画素）とが 1.5 画素間隔（ 1.5 ピッチ）離隔され、また、 RGB のカラーフィルタ FIL は三角形配置となる。カラーフィルタ FIL の RGB の三角形配置構造は、各色の混色を良くすることができるので、カラー画像の解像度を向上する

信号線（垂直信号線） GL である。同様に、 $Y1$ 、 $Y1+1$ 、 $Y1+2$ 、…のそれぞれは、画素列 $X2$ 、 $X3$ 、…のそれぞれを選択する走査信号線 GL である。これらの走査信号線 GL は、液晶表示パネルの左に設けられた垂直走査回路（垂直駆動回路）に接続されている。液晶表示パネルの右には電源回路 PS と、ホスト（上位演算処理装置）からの CRT （陰極管）用の情報を TFT 液晶表示パネル用の情報に変換する回路 CNV が設けられ、それらは後述する $PCB11$ に搭載される。映像信号（水平）駆動回路は上下2部に分けられて、 FPC （フレキシブル・プリントド・サーキット）基板 $10a$ 、 $10c$ に搭載され、垂直走査（垂直駆動）回路も同様に FPC 基板 $10b$ に搭載されている。

水平信号線 DL は接続端子ピッチを十分大きくとるために、交互に上下の FPC 基板 $10a$ 、 $10c$ に接続される。電源回路 PS は外部から、 $0V$ 、 $5V$ および $25V$ の直流電位を受け、 $13V$ および $21V$ の直流電位源を新たに作る。垂直

ことができる。

また、映像信号線 DL は、各画素列 X 間において、半画素間隔分しか列方向に延在しないので、隣接する映像信号線 DL と交差しなくなる。したがって、映像信号線 DL の引き回しをなくしその占有面積を低減することができ、又映像信号線 DL の迂回をなくし多層配線構造を廃止することができる。

＜表示パネル全体等価回路＞

この液晶表示装置の等価回路を第6図に示す。 iG 、 $Xi+1G$ 、…は、緑色フィルタ G が形成される画素に接続された映像信号線（水平信号線） DL である。 XiB 、 $Xi+1B$ 、…は、青色フィルタ B が形成される画素に接続された映像信号線 DL である。 $Xi+1R$ 、 $Xi+2R$ 、…は、赤色フィルタ R が形成される画素に接続された映像信号線 DL である。これらの映像信号線 DL は、液晶表示パネルの上下に設けられた映像信号駆動回路（水平駆動回路）で駆動される。 Yi は第4図および第5図に示す画素列 $X1$ を選択する走査

走査回路基板 $10b$ には、電源回路 PS から、 FPC 基板 $10a$ に形成された配線を経由して、 $0V$ 、 $5V$ および $25V$ の直流電位が供給され、走査線 $Y1$ には $0V$ と $25V$ の2値駆動パルスが印加される。映像信号駆動回路基板 $10a$ 、 $10c$ には、電源回路 PS から $0V$ 、 $5V$ 、 $13V$ 、 $21V$ の直流電位が供給され、信号線 Xi には $5V$ 、 $13V$ 、 $21V$ の3値駆動パルスが印加される。なお、本駆動例は、8階調カラー表示の VD （ビデオディスプレイターミナル（Video Display Terminal））用の場合である。

垂直駆動回路基板 $10b$ には、 $CRT \rightarrow TFT$ 変換回路 CNV から、下側水平駆動回路基板 $10c$ に形成された配線を経由して1水平走査 $1H$ および1垂直走査 $1V$ に相当する2つの同期パルスが供給される。

第1図（A）～（J）は、それぞれ本発明の液晶表示装置の一次施例を示す図で、第1図（A）は液晶表示装置の内部構造を示す平面図、第2図（B）、（C）、（D）は液晶表示装置の外観を

示すそれぞれ平面図、正面図、側面図、第1図(E)は液晶表示パネル・TAB・駆動IC・FPCの各接続状態を示す断面図、第1図(F)、(G)、(H)はそれぞれ各FPCの平面図、第1図(I)はFPCの断面図、第1図(J)はFPCの接続部を示す平面図である。

各図に基づいて本発明の液晶表示装置を説明して行く。

第1図(B)～(D)の平面図、正面図、側面図により本実施例の液晶表示装置の外観が示される。本実施例の液晶表示装置は、長方形の上下2枚の薄い例えば金属性の上シールドケース1、下シールドケース2によって覆われ、これらは組み合わされ、半田付け等によって固定されている。シールドケース1、2に設けられた液晶表示窓3、4(ここでは4は見えない)に液晶表示パネル5が取り付けられている。シールドケース1、2内には駆動IC、TAB、FPC、PCB等の駆動配線回路、電源回路PSおよび周辺回路CNV等が内蔵されている。6はパソコン等からのデータ

を送り込んでくるコネクタが挿入されるコネクタ部である。

第1図(A)の平面図により本実施例の液晶表示装置の内部構造が示される。7は液晶表示パネル5を駆動させるための駆動IC、8はコンデンサ、抵抗素子等の受動素子のチップ部品、9は駆動IC7が実装されたTAB、10a、10b、10cは例えばポリイミド等の弾性部材から成り、TAB9、チップ部品8が接続、搭載されたFPC(フレキシブルプリント配線基板)で、FPC10a、10cは映像信号側(水平信号側)FPC、10bは走査信号側(垂直信号側)FPCである。11はパソコン等からコネクタ部6を介して送られてくるCRT用のデータをTFT液晶表示装置用のデータに変換する変換回路CNVや電源回路PSが搭載されたガラスエポキシ等から成るPCB、12は液晶表示パネル5の三辺の外周部に設けられた液晶表示パネル5の入力端子、13はTAB9の出力端子(出力側アウタリード)、14はTAB9の入力端子(入力側アウタリード)。

15はFPC10a～10cの出力端子である。25はFPC10a～10cにおいてTAB9の接続部(FPCの出力端子15の箇所)およびチップ部品8の搭載部に設けられた複数枚の補強板であり、この補強板25はFPCの長軸方向に分割され、各補強板25同志の間にはギャップが設けられている。26は各FPC10a～10c同志の接続部で各FPCの両端に設けられている。液晶表示パネル5は、下シールドケース2の液晶表示窓の箇所にはめ込まれて固定されている。駆動IC7を搭載するTAB9は液晶表示パネル5の3辺の外周部に複数個配列され、液晶表示パネル5およびFPC10a～10cに電気的に接続されている。FPC10a～10cはそれぞれ下シールドケース2に取り付けられている。例えば、FPC10a～10cおよび補強板25の所定の敷設所に貫通する小さな穴16が設けられ、この穴16を下シールドケース2に一体的に設けられたピン17に嵌合することによってFPC10a～10cが下シールドケース2に固定されている。

液晶表示パネル5の残りの1辺の外周部には電源回路やCRT用のデータをTFT液晶表示装置用のデータに変換する変換回路が搭載されたPCB11が取り付けられている。図の上下に位置するFPC10a、10cには映像信号駆動回路が設けられ、左に位置するFPC10bには垂直走査回路が設けられ、右に位置するPCB11には電源回路PSとCRT→TFT変換回路CNVが設けられている(第6図の等価回路図参照。第6図の等価回路図は第1図(A)に対応して書かれている)。なお、1辺の外周部にFPCでなくPCB11を用いたのは、3辺のFPCのようにリード線切断の問題がなく、またここは電源回路や変換回路等の半田付けする搭載部品が多いからである。しかし、PCBの代わりにFPCおよび補強板を用いてもよい。

TAB9やチップ・コンデンサ8は厚さが薄いため、FPC基板10a～10c上に取り付けられるが、電源回路PSや変換回路CNVは、チップ状ではなく、プラスチックやセラミックによ

って封止され、外部リードを有する集積回路(IC)やトランジスタや受動部品等で構成されているため、厚みが厚く、PCB11裏側に取り付けられ、表示面(上面)がなるべく平らになるように考慮されている。

チップ・コンデンサ8は前述した電源回路PSからの直流電位配線に電気的に接続されたリップル除去用のバイパス・コンデンサであり、実装効率を上げるため、4角に配置されている。

第1図(E)には、液晶表示パネル5とTAB9との電気的接続部、TAB9と駆動IC7との電気的接続部、TAB9とFPC10a~10cとの電気的接続部が示されている。

液晶表示パネル5は液晶LCを基準として下部透明ガラス基板SUB1、上部透明ガラス基板SUB2により構成され、両透明ガラス基板間には液晶LCが封入されシール材SLによって封止されている。4は下シールドケース2に設けられた液晶表示窓である。12は液晶表示パネル5の外周部(下部ガラス基板SUB1の縁端部上)に設

を示す平面図、第1図(G)は走査側FPC10bを示す平面図、第1図(H)は信号側FPC10cを示す平面図である。

本実施例では、液晶表示パネル5の駆動配線部であるFPCは、第1図(F)、(G)、(H)に示すように、独立した別部品である3枚のFPC10a、10b、10cで構成されている。各FPC10a~10cは、入力端子(図示せず)と出力端子15が設けられ、またチップ部品8が搭載されている。(F)、(H)の破線で示した端子は、端子面が裏面にあることを示す。また、各FPCには穴16が設けられており、下シールドケース2に一体的に設けられたピン17(第1図(A)参照)が挿入されることによりFPCが下シールドケース2に保持されるようになっている。26はFPC同志を接続するための接続部であり、後で詳述する。

第1図(I)は、FPCの断面図である。21はポリイミド等から成る層厚例えば25 μ mのベースフィルム、22はポリイミド等から成る層厚25

けられた液晶表示パネル5の入力端子、13はTAB9の出力側アウトリード、18は駆動IC7の電極、19はTAB9のインナリード、14はTAB3の入力側アウトリード、15はFPC10a~10cの出力端子である。なお、液晶表示パネル5の入力端子12は、前述のように列方向に延在し、行方向に複数本配置された走査信号線GLの端部と、行方向に延在し、列方向に複数本配置された映像信号線DLの端部である。

液晶表示パネル5の入力端子12とTAB9の出力側アウトリード13とは異方性導電膜20により接続されている。

TAB9のインナリード19と駆動IC7の電極18とが接続されている。

TAB9の入力側アウトリード14とFPC10a~10cの出力端子15とが半田付けにより電気的機械的に接続されている。

第1図(F)、(G)、(H)の平面図と第1図(I)の断面図により各FPC10a~10cが示される。第1図(F)は信号側FPC10a

μ mのカバーフィルム、23は層厚35 μ mの圧延銅箔から成る導体、24は層厚20~25 μ mの熱硬化型の接着剤層である。このように、FPCは3層のポリイミド層から構成されるが、FPC同志の接続部26(第1図(F)~(H)参照)は、1層のポリイミド層、すなわちベースフィルム21から構成される。

第1図(J)は、3つに分割されたFPC10a~10c同志を接続する端子を有する接続部26を示す放大部分平面図である。26はFPC10a~10c同志の接続部、27はFPC10a~10c同志を接続するための端子、28は端子27の両側に複数設けられたダミー端子である。ダミー端子28は通常は使用しない。つまり、表示回路が電気的に切り離された端子であり、電気的には浮いた(フローティングの)端子とされる。接続部26は1層、すなわち第1図(I)のベースフィルム21のみで構成され、柔軟になっている。

本実施例の液晶表示装置では、液晶表示パネル

5の駆動配線部がポリイミド等の弾性部材から成るFPC10a~10cで構成されているので、液晶表示パネル5とFPCの膨張率の差によりFPCの長軸方向に生じるストレス（応力）が、柔軟なFPC10a~10cがたわむことによって吸収され、TAB9の強度が一番弱い入力側アウトリード14が切断されるのが防止でき、熱に対する当該液晶表示装置の信頼性を向上できる。また、液晶表示画面の大型化に伴い、液晶表示装置の寸法が大きくなると、それだけTABを含めた駆動配線部が重くなるが、FPCは従来のPCB等より軽いので、駆動配線部を軽くでき、TAB9の入力側アウトリード14に対する負担を軽くでき、振動や衝撃に対する信頼性が向上できる。さらに、液晶表示装置全体の軽量化を図ることができる。

また、FPC10a~10cのTAB9の接続部およびチップ部品8の搭載部に補強板25が設けられ、FPCを裏から補強しているので、TAB9の接続やチップ部品8の搭載を安定して容易

に行うことができ、作業性がよい。なお、補強板25はFPC10a~10cの長軸方向に分割されているので、柔軟なFPC10a~10cがたわむことによってストレスが吸収される作用は有効に行われる。

さらに、第1図(J)に示したごとく、従来技術のように分割されたPCB同志を接続するための接続用FPC等の接続部品を省略でき、接続工程数を半分に減少できる。また、接続部26は1層のみで構成されており柔軟性に富むので、FPC10a~10c同志を接続しやすく、かつストレスを吸収できる。また、ダミー端子28を設けることによりFPC同志の接続部において半田付けされる端子数を増加できるので、接続強度を大きくできる。このように、本実施例では同志の接続の信頼性を向上できる。なお、ダミー端子28をグラウンド配線等の直流電源配線（交流接地点）に接続すればノイズの対策上有効である。

以上本発明の実施例について説明したが、本発明は上記実施例に限定されるものではなく、その

要旨を逸脱しない範囲において種々変更可能であることは勿論である。

（発明の効果）

以上説明したように、本発明の液晶表示装置によれば、液晶表示パネルの駆動配線部を弾性部材で構成したので、液晶表示パネルと駆動配線部の膨張率の差に起因するストレスを緩和でき、液晶表示装置の熱に対する信頼性を向上できると共に、配線基板に補強板を設けたので、配線基板へのTABの接続やチップ部品の搭載の作業性が向上できる。

4. 図面の簡単な説明

第1図(A)は、本発明の液晶表示装置の一実施例の内部構造を示す平面図、第1図(B)は、本実施例の液晶表示装置の外観を示す平面図、第1図(C)は、第1図(B)の正面図、第1図(D)は、第1図(B)の側面図、第1図(E)は、液晶表示パネル・TAB・駆動IC・FPCの各接続状態を示す図、第1図(F)、(G)、(H)は、各FPCの平面図、第1図(I)は、

FPCの断面図、第1図(J)は、FPCの接続部を示す平面図、第2図は、本実施例のアクティブ・マトリクス方式のカラー液晶表示装置の液晶表示部の一画素の要部平面図、第3図は、第2図のII-II切断線で切った断面図、第4図は、第2図に示す画素を複数配置した液晶表示部の要部平面図、第5図は、第4図に示す画素電極とカラーフィルタ層のみを描いた要部平面図、第6図は、本実施例の液晶表示部の等価回路図である。

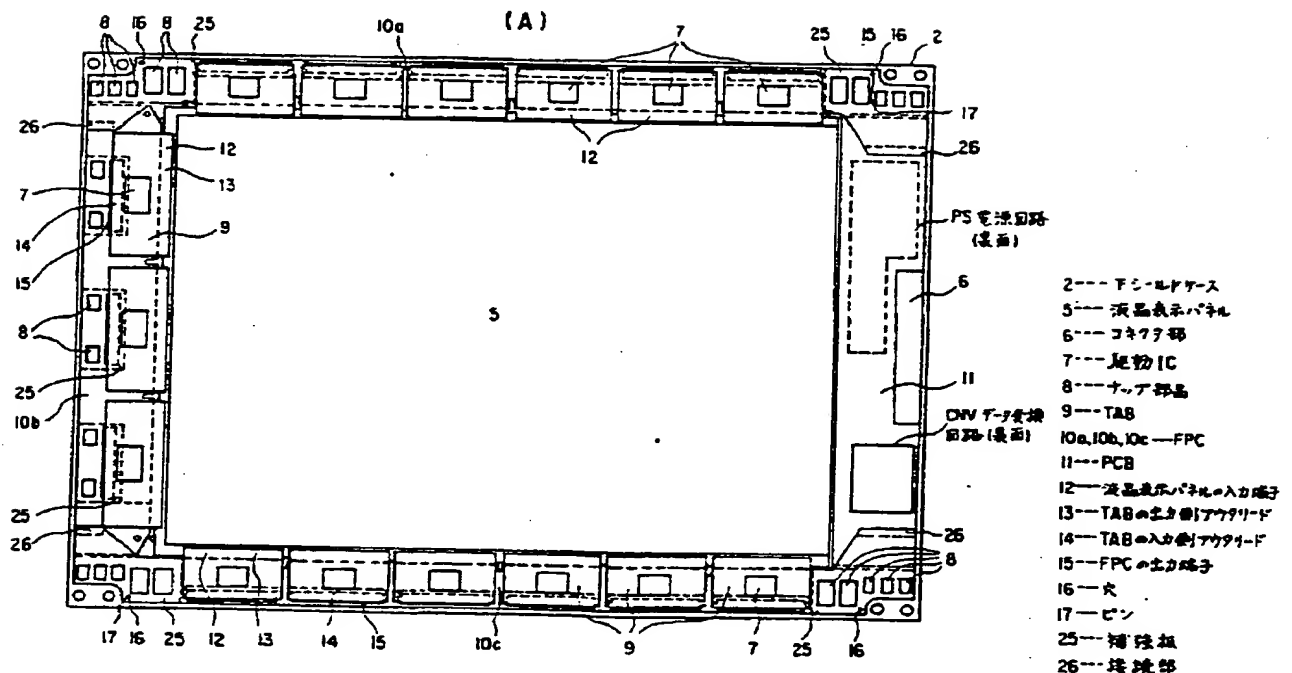
- 1…上シールドケース
- 2…下シールドケース
- 3…上シールドケースの液晶表示窓
- 4…下シールドケースの液晶表示窓
- 5…液晶表示パネル
- PS…電源回路
- CNV…CRT→TFT変換回路
- 6…コネクタ部
- 7…駆動IC
- 8…チップ部品
- 9…TAB

- 10a, 10b, 10c...FPC
- 11...PCB
- 12...液晶表示パネルの入力端子
- 13...TABの出力側アウトリード
- 14...TABの入力側アウトリード
- 15...FPCの出力端子
- 16...穴
- 17...ピン
- SUB1...下部透明ガラス基板
- SUB2...上部透明ガラス基板
- LC...液晶
- SL...シール材
- 18...駆動ICの電極
- 19...TABのインナリード
- 20...異方性導電膜
- 21...ベースフィルム
- 22...カバーフィルム
- 23...導体
- 24...接着剤層
- 25...補強板

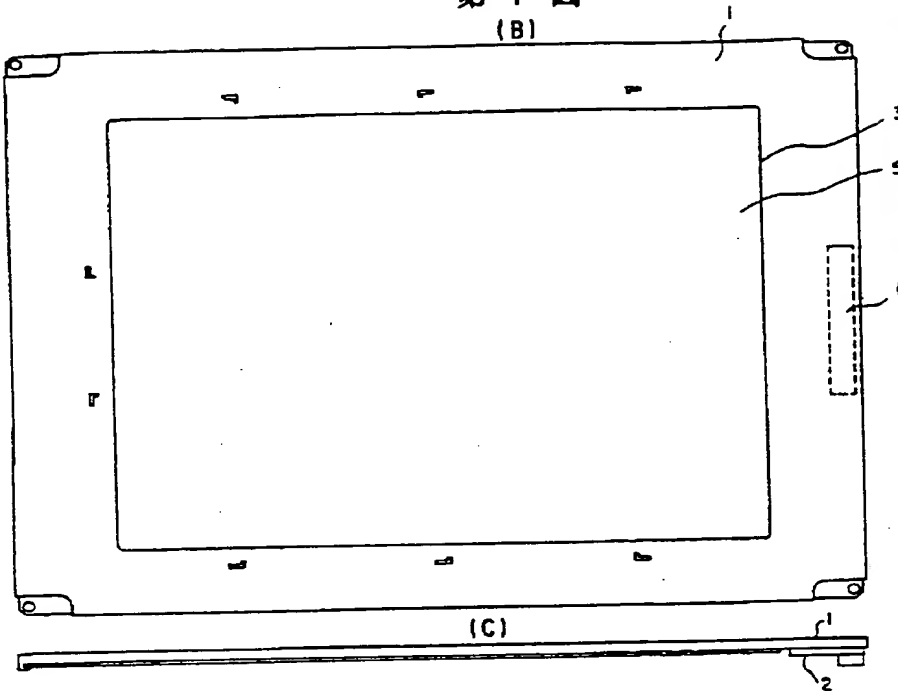
- 26...FPCの接続部
- 27...FPCの端子
- 28...ダミー端子

代理人井理士 中村 純之助

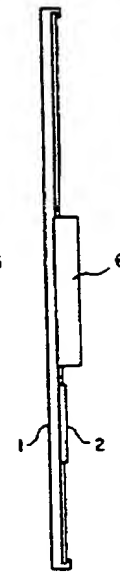
第1図



第 1 図
(B)

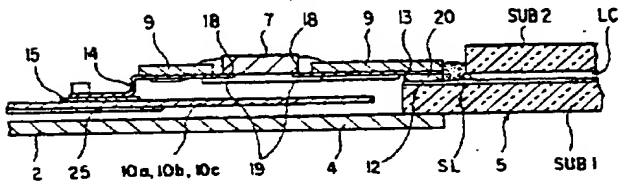


(D)



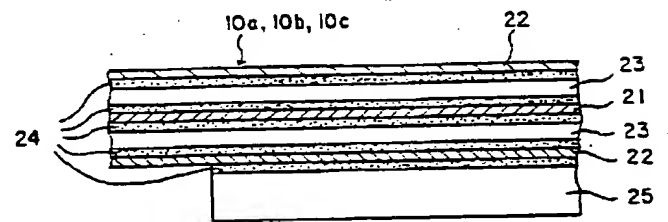
- 1-----上シールドケース
- 2-----下シールドケース
- 3-----上シールドケースの液晶表示窓
- 4-----下シールドケースの液晶表示窓
- 5-----液晶表示パネル
- 6-----コネクタ部

第 1 図
(E)



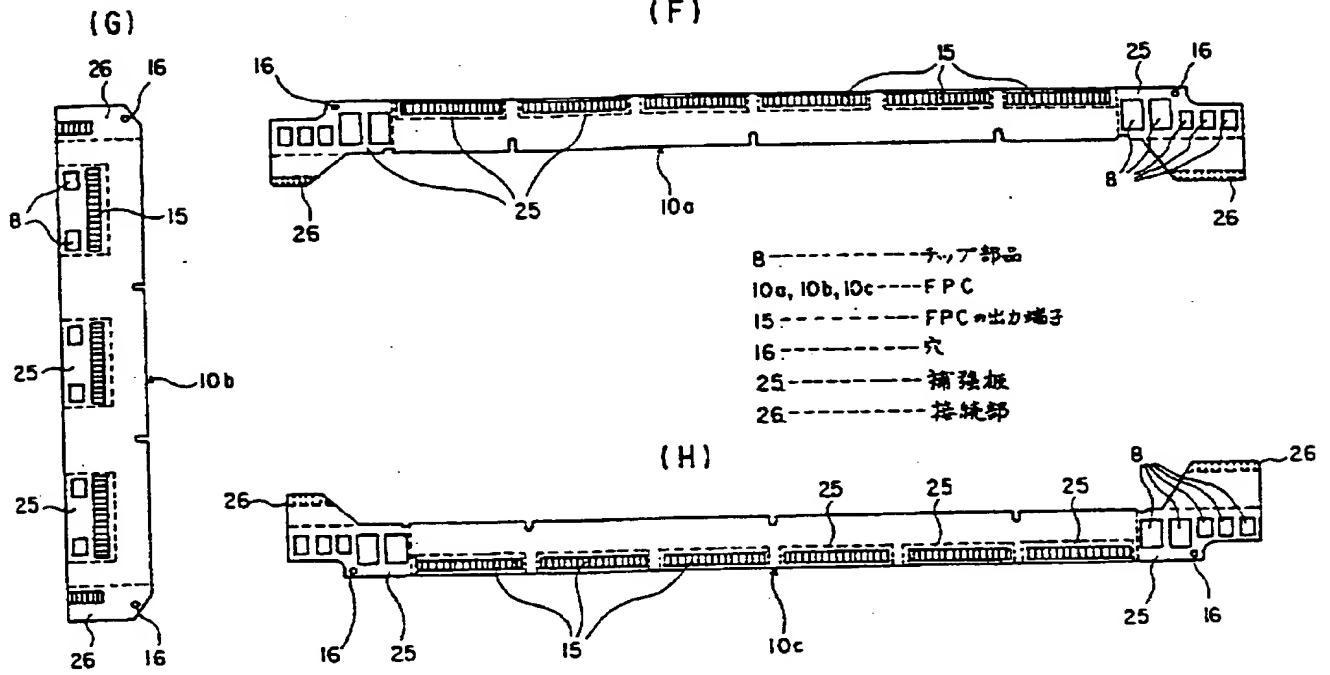
- 2-----上シールドケース
- 4-----下シールドケースの液晶表示窓
- 5-----液晶表示パネル
- 7-----駆動 IC
- 9-----TAB
- 10a, 10b, 10c-----FPC
- SUB 1-----下部透明ガラス基板
- SUB 2-----上部透明ガラス基板
- LC-----液晶
- SL-----シール材
- 12-----液晶表示パネルの入力端子
- 13-----TABの出力側アウタリード
- 14-----TABの入力側アウタリード
- 15-----FPCの出力端子
- 18-----駆動 IC
- 19-----TABのインナリード
- 20-----異方性導電膜
- 25-----補強板

第 1 図
(I)



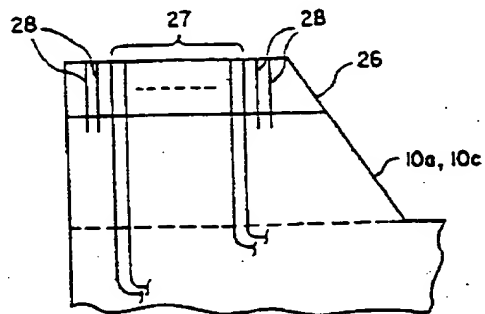
- 10a, 10b, 10c-----FPC
- 21-----ベースフィルム
- 22-----カバーフィルム
- 23-----導体
- 24-----接着剤層
- 25-----補強板

第 1 図



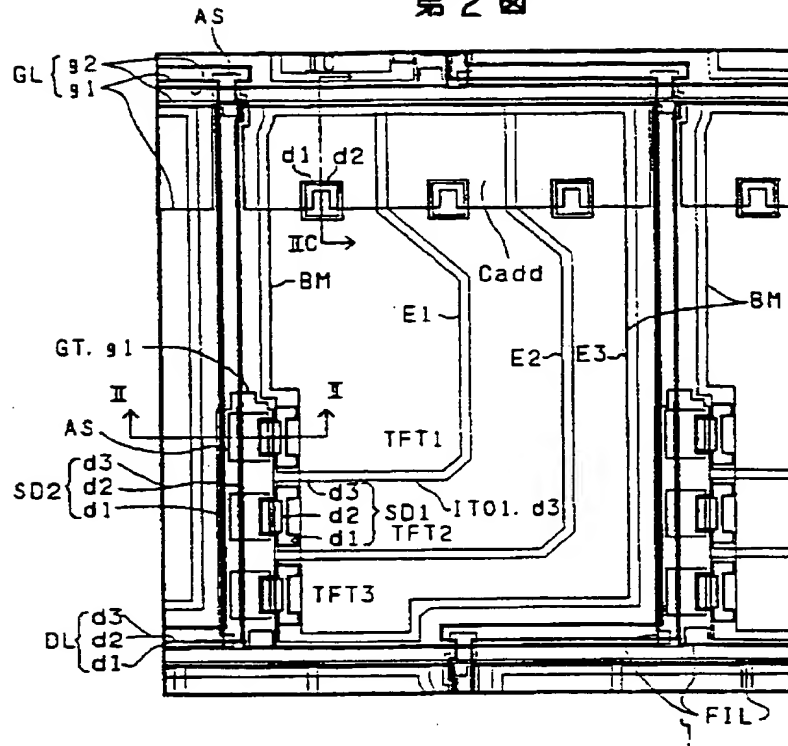
第 1 図

(J)



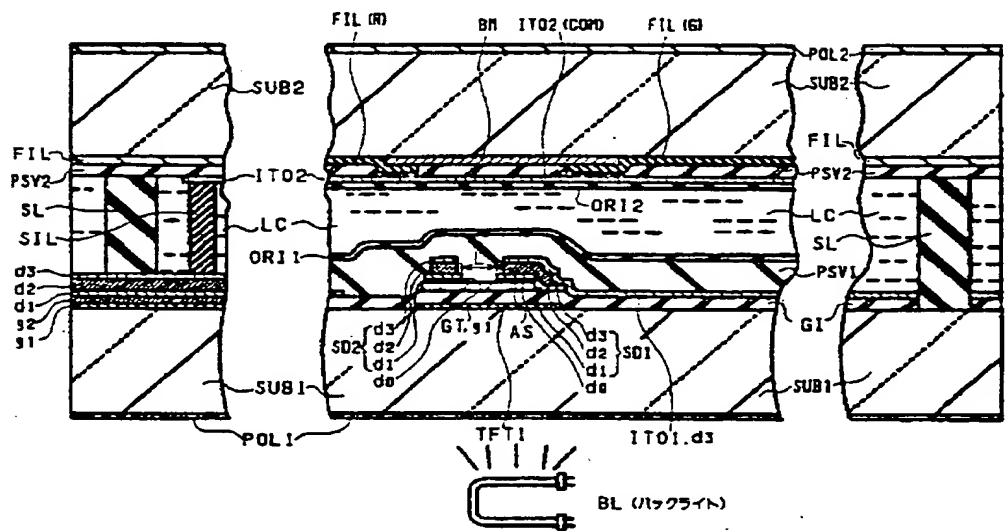
10a, 10b, 10c---FPC
26-----接続部
27-----端子
28-----端子

第2図

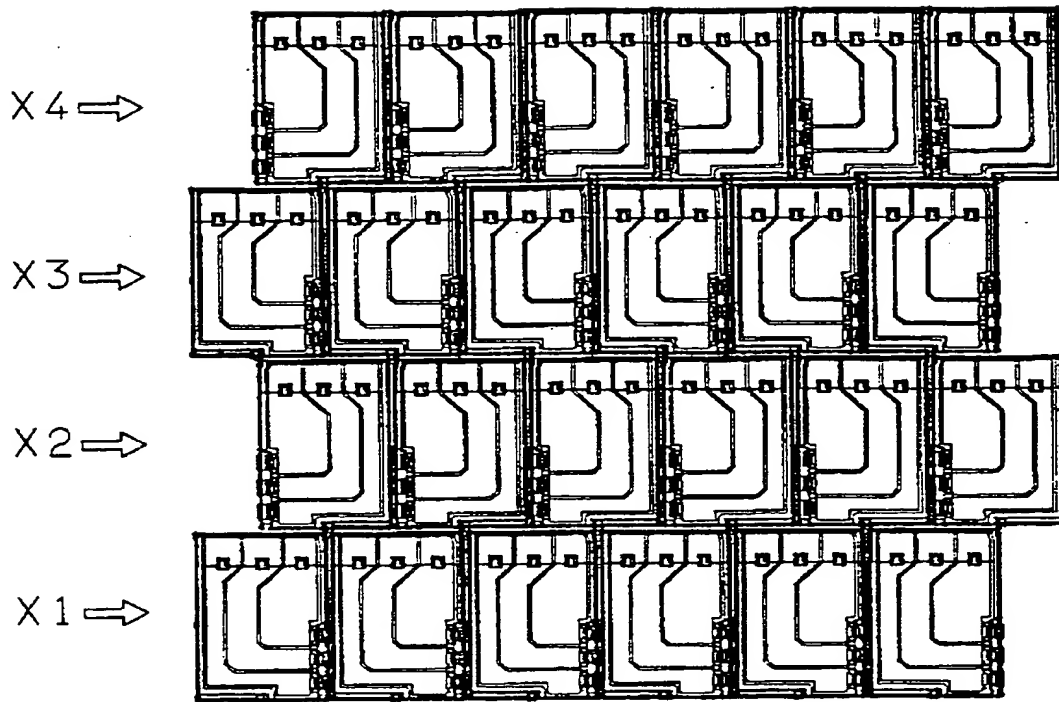


第3図

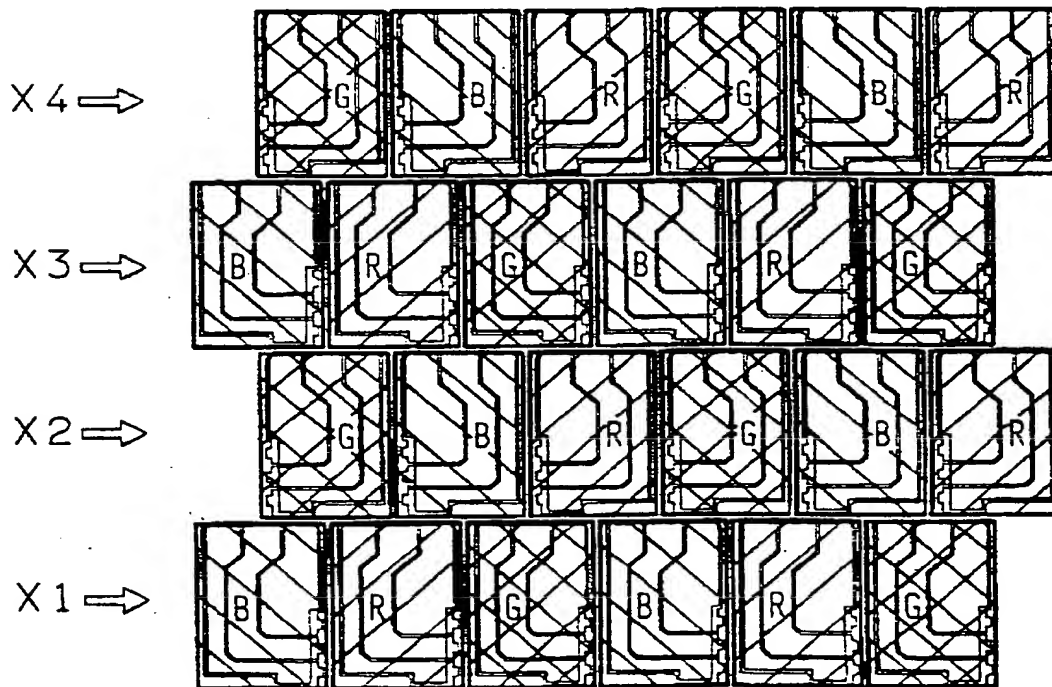
- POL1, POL2 - 偏光板
 SUB2 - 上部ガラス基板
 FIL - カラーフィルタ
 PSV2 - カラーフィルタの保護膜
 IT02 - 共通透明画素電極
 OR12 - 上部配向膜
 LC - 液晶
 OR11 - 下部配向膜
 BM - ブラックマトリクス
 PSV1 - TFTの保護膜
 IT01 (層d3) - 透明画素電極
 SD - ソース・ドレイン電極 (層d1~d3)
 AS - I型半導体層
 GI - ゲート絶縁膜
 GT - ゲート電極 (層g1, g2)
 SUB1 - 下部ガラス基板
 BL - バックライト



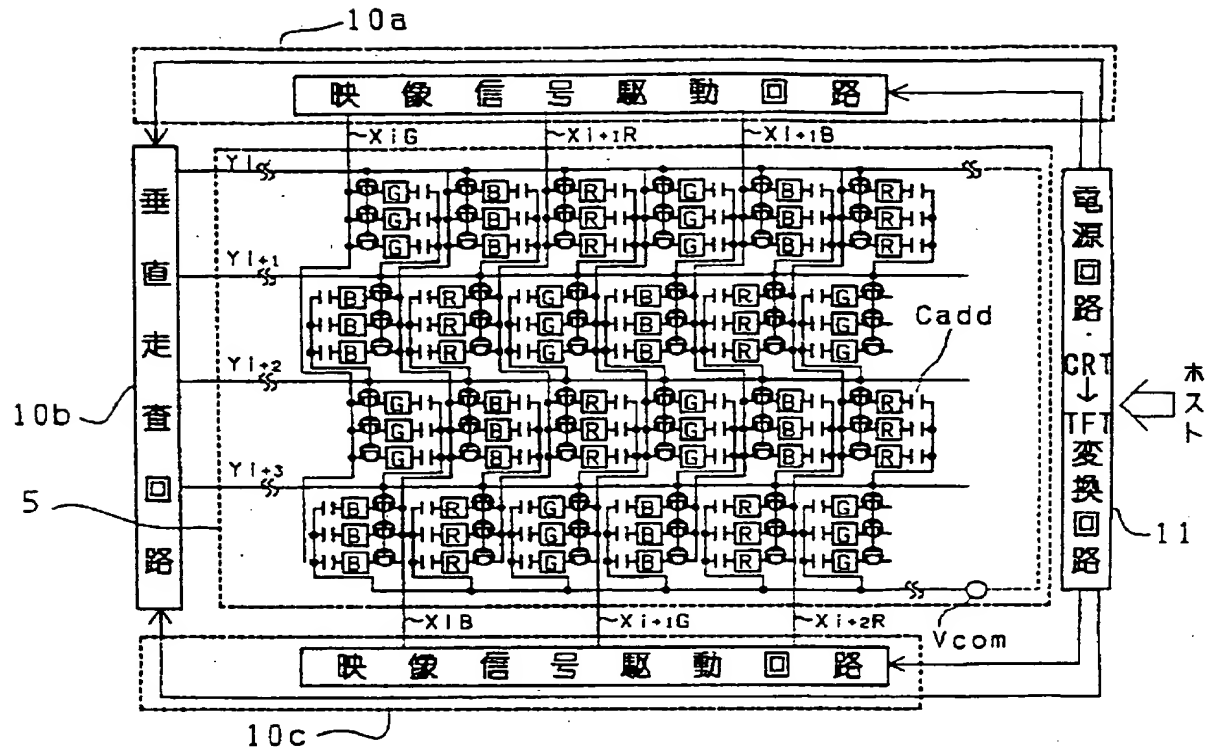
第 4 図



第 5 図



第6図



第1頁の続き

⑦発明者	川口	仁	千葉県茂原市早野3681番地	日立デバイスエンジニアリング株式会社内
⑧発明者	川村	英夫	千葉県茂原市早野3681番地	日立デバイスエンジニアリング株式会社内
⑨発明者	磯野	勲	千葉県茂原市早野3681番地	日立デバイスエンジニアリング株式会社内